

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-340485

(43) 公開日 平成4年(1992)11月26日

(51) Int.Cl.⁴

識別記号

庁内整理番号

F I

技術表示箇所

G 0 1 R 31/28

H 0 3 K 5/13

7125-5 J

6912-2 G

G 0 1 R 31/ 28

P

審査請求 未請求 請求項の数 2 (全 3 頁)

(21) 出願番号 特願平3-141123

(22) 出願日 平成3年(1991)5月16日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 大前 憲一

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 石附 仁

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 弁理士 ▲柳▼川 信

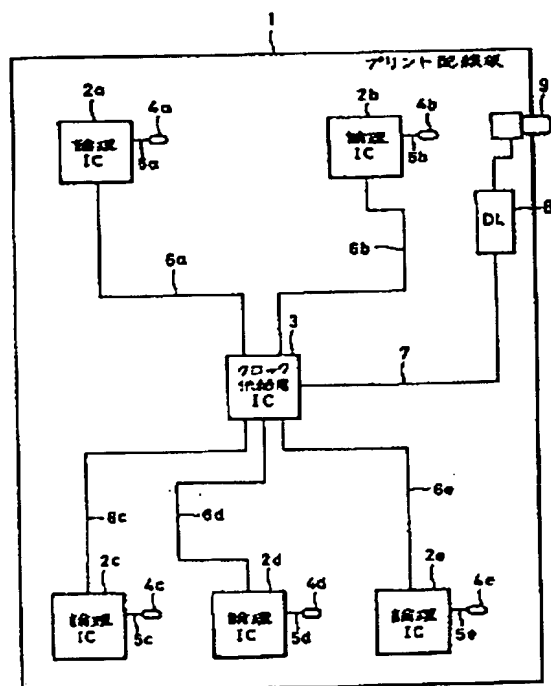
(54) 【発明の名称】 クロック観測回路

(57) 【要約】

【目的】 多数のプリント配線板で構成された回路装置において、各配線板のクロック観測用外部端子でのクロックスキューを最小限に抑えて、全回路装置の動作クロックサイクルを小とする。

【構成】 各配線板1において、クロック供給用IC3から各IC2a~2eへのクロック供給線6a~6eを等長とする。各IC2a~2eにクロック観測端子4a~4eを夫々設ける。また、IC3から基板1の周辺に外部端子9を設け、IC3から外部端子9までのクロック伝搬時間を可変ディレーライン8で調整する。

【効果】 外部端子9のクロック信号が、各観測端子でのクロック位相ずれの最大の中点と略一致するような位相になるようディレーライン8で調整すれば、各配線板のクロックスキューが最小となり、全回路装置のクロックサイクルを小さくできる。



1

【特許請求の範囲】

【請求項1】 複数の論理回路用集積回路チップと、これ等チップにクロック信号を供給するためのクロック供給用集積回路チップとが同一プリント配線板上に設けられた装置のクロック観測回路であって、前記クロック供給用集積回路チップから前記論理回路用集積回路チップの各々へ前記クロック信号の供給をなすための等長のクロック供給配線と、前記論理回路用集積回路チップの各々に対応して設けられ対応チップのクロック信号を観測可能な観測端子と、前記プリント配線板の周辺部に設けられたクロック観測用外部端子と、前記クロック供給用集積回路チップから前記外部端子へ前記クロック信号を伝搬する伝搬手段とを含み、前記伝搬手段は伝搬遅延時間が調整自在に構成されていることを特徴とするクロック観測回路。

【請求項2】 前記外部端子のクロック信号が、前記観測端子により観測された各クロック信号の位相ずれの最大値の中点と略一致する位相になるように前記伝搬手段の伝搬遅延時間が調整されていることを特徴とする請求項1記載のクロック観測回路。

【発明の詳細な説明】

【0001】

【技術分野】 本発明はクロック観測回路に関し、特にクロック信号により動作する論理回路装置のクロックスキュー観測回路に関するものである。

【0002】

【従来技術】 複数の論理回路用集積回路チップと、これ等チップに対してクロック信号を供給するためのクロック供給用集積回路チップとが、同一のプリント配線板上に設けられ、このプリント配線板を多数組合せて回路装置が構成される。

【0003】 これ等各プリント配線板のクロックスキュー状態を夫々観測して、最大クロックスキューのものに合せて全体回路装置のクロックサイクルを決定する必要がある。

【0004】 従来のこの種のクロック観測回路は、クロック調整用端子として、プリント配線板上のある代表的なロケーションの集積回路チップから観測用外部端子を出力し、この出力をもって観測端子とするか、あるいは、クロック供給用集積回路チップよりある一定長の配線パターンを出力し、この出力をプリント配線板周辺の観測用外部端子に出力してクロック観測を行う構成となっている。

【0005】 上述した従来のクロック観測回路においては、調整を行うためのクロック観測点が、プリント配線板上のクロックを受ける複数の集積回路チップの各クロック位相の真の中心値となっている確率は低い。この結果多くのプリント配線板で構成されている装置に関しては、各プリント配線板上の集積回路のクロック位相のずれであるクロックスキューを増大させ、よって多くのプ

2

リント配線板からなる装置全体のクロックサイクルを大とする等の装置性能の劣化を招来するという欠点がある。

【0006】

【発明の目的】 本発明の目的は、プリント配線板各々のクロックスキューの観測が最良な状態で行うことができるようにして、装置全体の性能低下を抑止するようにしたクロック観測回路を提供することである。

【0007】

10 【発明の構成】 本発明によれば、複数の論理回路用集積回路チップと、これ等チップにクロック信号を供給するためのクロック供給用集積回路チップとが同一プリント配線板上に設けられた装置のクロック観測回路であって、前記クロック供給用集積回路チップから前記論理回路用集積回路チップの各々へ前記クロック信号の供給をなすための等長のクロック供給配線と、前記論理回路用集積回路チップの各々に対応して設けられ対応チップのクロック信号を観測可能な観測端子と、前記プリント配線板の周辺部に設けられたクロック観測用外部端子と、
20 前記クロック供給用集積回路チップから前記外部端子へ前記クロック信号を伝搬する伝搬手段とを含み、前記伝搬手段は伝搬遅延時間が調整自在に構成されていることを特徴とするクロック観測回路が得られる。

【0008】

【実施例】 次に、本発明の実施例について図面を参照して説明する。

【0009】 図1は本発明の実施例を示す図である。プリント配線板1の中心付近にクロック供給用集積回路チップ3が配置され、プリント配線板1周辺にクロックを受ける複数の論理回路用集積回路チップ2a~2eが配置されている。

【0010】 クロック供給用集積回路チップ3からクロックを受ける集積回路チップ2a~2eの各々へは等長の配線6a~6eが夫々接続されている。集積回路チップ2a~2eで夫々受けたクロックは、チップ対応の観測用端子4a~4eに配線5a~5eを夫々介して出力される。

【0011】 一方、クロック供給用集積回路チップ3からは可変ディレーライン8を介してプリント配線板1の周辺に設けられた観測用同軸コネクタ（外部端子）9に配線7で接続されている。

【0012】 ここで、このディレーライン8の伝搬遅延時間に関しては、クロック供給用集積回路チップ3を基準として、クロックを受ける各集積回路チップ2a~2eの観測端子4a~4eまでと、クロック観測用同軸コネクタ9までとが略同一の伝搬遅延時間を持つように設定されているものとする。

【0013】 この場合、プリント配線板1の電気検査を行うときにプリント配線板1の上のすべての観測端子4a~4eでクロック位相を観測し、この測定により得ら

3

れた最大位相と最小位相との差の中心に観測用同軸コネクタ9のクロック位相がくるように、ディレーライン8の伝搬遅延時間を調整して設定を行う。

【0014】他のプリント配線板に対しても同様な調整を行うことにより、どのプリント配線板に対してもクロック調整用端子9での観測クロック位相は、そのプリント配線板上の集積回路チップに供給されている複数のクロックの位相ずれの中心値を示していることになる。よって多数のプリント配線板で装置全体が構成されていても、全体のクロックスキューは最小限に抑えることができる。

【0015】

【発明の効果】以上説明したように本発明によれば、プリント配線板の周辺にクロック観測用外部端子を設け、このクロック観測用外部端子における伝搬遅延時間をプリント配線板上の各集積回路のクロック観測端子の伝搬

4

遅延時間の中心値に調整することにより、装置全体を構成する多数のプリント配線板相互の集積回路のクロックスキューを最小限に抑えることができ、よって装置全体の性能を向上させることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施例を示す図であり、プリント配線板の上の実装状態を示す平面図である。

【符号の説明】

- 1 プリント配線板
- 2a～2e 論理回路用集積回路
- 3 クロック供給用集積回路
- 4a～4e 観測端子
- 6a～6e クロック供給用配線パターン
- 8 ディレーライン
- 9 外部端子

【図1】

